

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/008467

International filing date: 27 April 2005 (27.04.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-137411
Filing date: 06 May 2004 (06.05.2004)

Date of receipt at the International Bureau: 02 June 2005 (02.06.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2004年 5月 6日

出願番号
Application Number: 特願 2004-137411

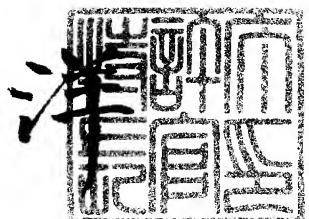
パリ条約による外国への出願に用いる優先権の主張の基礎となる出願の国コードと出願番号
The country code and number of your priority application, to be used for filing abroad under the Paris Convention, is

出願人
Applicant(s): キヤノン株式会社

特許庁長官
Commissioner,
Japan Patent Office

2005年 5月 20日

小川



【書類名】 特許願
【整理番号】 258223
【提出日】 平成16年 5月 6日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 27/146
H04N 5/335

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
【氏名】 田村 清一

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
【氏名】 譲原 浩

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
【氏名】 市川 武史

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
【氏名】 三島 隆一

【特許出願人】
【識別番号】 000001007
【氏名又は名称】 キヤノン株式会社
【代表者】 御手洗 富士夫

【代理人】
【識別番号】 100065385
【弁理士】
【氏名又は名称】 山下 穎平
【電話番号】 03-3431-1831

【選任した代理人】
【識別番号】 100122921
【弁理士】
【氏名又は名称】 志村 博
【電話番号】 03-3431-1831
【連絡先】 担当

【手数料の表示】
【予納台帳番号】 010700
【納付金額】 16,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0213163

【書類名】特許請求の範囲

【請求項 1】

光を信号電荷に変換する受光部分を含む画素と、該画素外に、少なくとも前記信号電荷を処理するための回路を含む周辺回路部分が同一基板上に配置された光電変換装置において、

第一導電型の基板中に、受光領域が形成される第二導電型の第一の井戸領域と、周辺回路領域が形成される第二導電型及び第一導電型のそれぞれ第二、第三の井戸領域を有し、第二導電型の前記第一の井戸領域と、第二導電型の前記第二の井戸領域が異なった不純物プロファイル構造を有することを特徴とする光電変換装置。

【請求項 2】

前記第一の井戸領域は、複数の不純物領域からなり、該複数の不純物領域はそれぞれ不純物濃度のピークを有することを特徴とする請求項 1 に記載の光電変換装置。

【請求項 3】

前記第一の井戸領域の第二導電型不純物領域は、前記第二の井戸領域の第二導電型不純物領域よりも深く配設されていることを特徴とする請求項 1 に記載の光電変換装置。

【請求項 4】

前記第一の井戸領域の第二導電型不純物領域は、前記第二の井戸領域の第二導電型不純物領域と共に通の領域をもち、且つ、前記第一の井戸領域のみに前記第二の井戸領域の第二導電型不純物領域よりも深い第二導電型不純物領域が配設されていることを特徴とする請求項 1 に記載の光電変換装置。

【請求項 5】

前記第一の井戸領域の第二導電型不純物領域は、複数の深さの不純物領域からなり、一番深い第二導電型不純物領域の濃度は次に深い第二導電型不純物領域の濃度よりも高いことを特徴とする請求項 4 に記載の光電変換装置。

【請求項 6】

前記第一の井戸領域の複数の第二導電型不純物領域と、前記第二の井戸領域の第二導電型不純物領域とは、それぞれ異なった不純物プロファイル構造を有することを特徴とする請求項 5 に記載の光電変換装置。

【請求項 7】

前記第一の井戸領域の第二導電型不純物領域における不純物は、同一物質又は異なる物質から成ることを特徴とする請求項 1 ～ 6 のいずれかに記載の光電変換装置。

【請求項 8】

光を信号電荷に変換する受光部分と、前記信号電荷を処理するための周辺回路部分が同一基板上に配置された光電変換装置の製造方法において、

第一導電型の基板中に、受光領域が形成される第二導電型の第一の井戸領域を形成する工程と、周辺回路領域が形成される第二導電型及び第一導電型のそれぞれ第二、第三の井戸領域を形成する工程とを有し、前記各工程は異なる工程であって、前記受光領域と前記周辺回路領域は、おのおの独立に形成されることを特徴とする光電変換装置の製造方法。

【書類名】明細書

【発明の名称】光電変換装置及びその製造方法

【技術分野】

【0001】

本発明は、光電変換装置、より具体的にはMOS型光電変換装置及びその製造方法に関する。

【背景技術】

【0002】

光電変換装置は、近年デジタルスチルカメラ、ビデオカムコーダを中心とする2次元画像入力装置の固体撮像装置として、あるいはファクシミリ、スキャナを中心とする1次元画像読み取り装置として利用され、急速に需要が高まっている。

【0003】

この光電変換装置としてCCD(Charge Coupled Device:電荷結合素子)やMOS型センサが用いられている。MOS型光電変換装置の代表としては、CMOS光電変換装置(以下、「CMOSセンサ」という)が実用化されている(下記特許文献1参照)。

【0004】

図7は、従来のCMOSセンサを搭載した固体撮像装置の画素の回路構成図である。

【0005】

図7において、1は光を信号電荷に変換するフォトダイオード(以下、「PD」という)であり、2はPDで発生した信号電荷を転送する転送MOSトランジスタ、3は転送された信号電荷を一時的に蓄えておく浮遊拡散領域(以下、「フローティングディフュージョン」という)、4はフローティングディフュージョン3及びPD1をリセットするためのリセットMOSトランジスタ、5はアレイ中の任意の1行を選択するための選択MOSトランジスタ、6はフローティングディフュージョン3の信号電荷を電圧の変換してソースフォロワ型増幅器で増幅するソースフォロワMOSトランジスタで画素が形成され、7は1つの列で共通化され画素電圧信号を読み出す読み出し線、8は読み出し線7を定電流とするための定電流源である。図示していないが、この画素からの信号を処理するための回路、及び画素内のトランジスタを駆動するための駆動回路(シフトレジスタ)の一方、もしくは両方が、同一基板内に周辺回路として形成されている。

【0006】

各画素(定電流源8を除く)は、アレイ状に配置され固体撮像装置を構成する。

【0007】

図8は、従来のCMOSセンサを搭載した固体撮像装置の画素の模式的断面図であって、特に図7におけるPD1と転送MOSトランジスタ2の部分を表わした図である。11はN型シリコン基板、12はP型ウエル(井戸)、13aはMOSトランジスタのゲート酸化膜、13bは受光部上の薄い酸化膜、14は転送MOSトランジスタ2のゲート電極、15はPD1のN型アノード、16はPD1を埋め込み構造とするための表面P型領域、17は素子分離のための選択酸化膜、18はフローティングディフュージョン3を形成し転送MOSトランジスタ2のドレイン領域ともなっているN型高濃度領域、19はゲート電極14とメタル第一層21を絶縁するシリコン酸化膜、20はコンタクトプラグ、22はメタル第一層21とメタル第二層23を絶縁する層間絶縁膜、24はメタル第二層23とメタル第三層25を絶縁する層間絶縁膜、26はパッシベーション膜である。カラー用光電変換装置では、パッシベーション膜26の上層に更に不図示のカラーフィルタ層、さらに感度向上のためのマイクロレンズを形成する。表面から入射した光はメタル第三層25のない開口部を通して、PDに入る。光はPDのN型アノード15あるいはP型ウエル12内で吸収され、電子・ホール対を生成する。このうち電子はN型アノード15に蓄積されてゆく。

【0008】

さらに、CMOSセンサの特徴として、画素部において受光領域を形成するPDウエル領域と、駆動デバイスを形成する周辺回路ウエル領域が同一導電型であることから、コン

ベンショナルなCMOSプロセスを利用する利点が挙げられる。すなわち、CCDの様に特別な製造ラインを必要とせず、既存の半導体製造ラインを使用して安価な固体撮像装置を製造できることがCMOSセンサの最大の特徴である。

【0009】

図9、10は、一般的なCMOSプロセスを用いた従来のCMOSセンサの前記各ウエル形成方法を示す図である。

【0010】

ここでは、N型シリコン基板を使用した例を示している。

【0011】

先ず、N型シリコン基板11にPAD酸化膜としてシリコン熱酸化膜27及びシリコン窒化膜28を形成する(図9(a))。

【0012】

フォトレジスト29のパターンにより所望の領域のシリコン窒化膜28を除去した後、イオンインプランテーションにより、P型の不純物30を導入する(図9(b))。フォトレジスト29を除去した後、熱酸化処理を行うと、前述のP型不純物30を導入した領域にのみシリコン酸化膜31が形成される。次に前述したシリコン窒化膜28を除去し、N型の不純物32をイオンインプランテーションで導入する(図9(c))。このとき、P型不純物30が導入されている領域上には前述した酸化膜31が形成されているので、N型不純物32は、自己整合的に前記P型不純物30の形成領域以外の領域に形成される。なお、上記酸化膜31は、N型不純物32注入時に突き抜けないような膜厚で形成されていることは言うまでもない。

【0013】

以上述べたようにP型不純物30及びN型不純物32を所望の領域に導入した後、所望の深さ、濃度プロファイル(以下、「不純物プロファイル」という)を得るために熱拡散処理を行い、P型ウエル12及びN型ウエル33を形成する(図9(d))。

【0014】

続いて、いったん酸化膜をすべて除去した後、再びシリコン熱酸化膜27及びシリコン窒化膜28を形成し所望の領域をフォトレジスト29でバターニング、前記シリコン窒化膜28をエッティングする(図10(e))。

【0015】

最後に、選択酸化膜17により電気的にアイソレーションした後、MOSトランジスタ、抵抗、容量、ダイオードなどを形成するための各ウエル領域を形成する(図10(f))。

【0016】

この後に、MOSトランジスタのゲート酸化膜40、ゲート電極41を形成し、PDのN型領域42と表面のP型領域43を形成し、NMOSトランジスタのソース・ドレイン44とPMOSトランジスタのソース・ドレイン45を形成し、以下配線形成工程(図示せず)を経て固体撮像装置が完成する(図10(g))。

【0017】

また、図10(f)においては、左から順に、PD形成用P型ウエル、周辺回路用P型ウエル、周辺回路用N型ウエルが選択酸化膜17によって形成されていることを示しており、最小限のフォトリソグラフィ工程と自己整合的ウエル形成法により、安価で容易なプロセスを採用できる利点がある。

【0018】

また、コンベンショナルなCMOSプロセスではないが、下記特許文献2に示されているように、PD領域に埋め込み型のエピタキシャル領域を設けて、不純物プロファイルをコントロールする方法も提案されている。

【特許文献1】特開2001-332714号公報

【特許文献2】特開2000-232214号公報

【発明の開示】

【発明が解決しようとする課題】

【0019】

以上述べたように、CMOS型固体撮像装置は既存のCMOS形成製造方法を使用できる利点があるものの、撮像性能向上のためにはいくつかの問題点を含んでいる。

【0020】

第一の問題点は、PDウエル領域と同一導電型の周辺回路ウエル領域への導入不純物量を従来例（図9（b））に示す様に必ず同一にしなければならず、例えば本従来例ではPDウエル領域と周辺回路P型ウエル領域の不純物濃度を別々に設定できないことである。例えば、入射光の分光特性向上のためPDウエルの不純物濃度のみを薄くすることはできないし、PDウエル内に設けられるMOSトランジスタのしきい値設定等を周辺回路P型ウエル濃度を変えずに制御することは非常に困難である。

【0021】

第二の問題点は、PDウエル領域及び周辺回路ウエル領域の各不純物導入後の熱拡散処理が、（図9（d））に示す様に一括で行われる場合が多いために、PDウエル領域の不純物プロファイル深さのみをコントロールすることは原理的に不可能であり、CMOSセンサの特性を向上するために、周辺回路ウエルの不純物プロファイルを逐一変更しなければならず、設計上大変な不都合が生じてしまう。

【0022】

そこで、本発明の目的は、既存のCMOS形成製造方法を用いながら、撮像性能向上に寄与するPDウエル構造を実現できる、光電変換装置を提供することである。

【課題を解決するための手段】

【0023】

上記目的を達成する手段として、本発明は、PDウエルと同一導電型の周辺回路ウエルの不純物プロファイルを独立に制御、形成することを提案する。

【0024】

そこで、本発明の光電変換装置は、光を信号電荷に変換する受光部分を含む画素と、該画素外に、少なくとも前記信号電荷を処理するための回路を含む周辺回路部分が同一基板上に配置された光電変換装置において、

第一導電型の基板中に、受光領域が形成される第二導電型の第一の井戸領域と、周辺回路領域が形成される第二導電型及び第一導電型のそれぞれ第二、第三の井戸領域を有し、第二導電型の前記第一の井戸領域と、第二導電型の前記第二の井戸領域が異なった不純物プロファイル構造を有することを特徴とする。

【0025】

特に、上記光電変換装置において、前記第一の井戸領域は、複数の不純物領域からなり、該複数の不純物領域はそれぞれ不純物濃度のピークを有することを特徴とする。

【0026】

さらに、本発明の光電変換装置の製造方法は、光を信号電荷に変換する受光部分と、前記信号電荷を処理するための周辺回路部分が同一基板上に配置された光電変換装置の製造方法において、

第一導電型の基板中に、受光領域が形成される第二導電型の第一の井戸領域を形成する工程と、周辺回路領域が形成される第二導電型及び第一導電型のそれぞれ第二、第三の井戸領域を形成する工程とを有し、前記各工程は異なる工程であって、前記受光領域と前記周辺回路領域は、おのおの独立に形成されることを特徴とする。

【発明の効果】

【0027】

本発明により、PD領域のウエルの不純物プロファイルが独立に設定されるので設計の自由度を増すことができ、PD領域以外の回路特性を変えることなく、装置の特性を向上できる。また、PD領域のウエルを深く形成することにより、光電変換された電荷をより効率よく表面側のPDに導き、感度を上げることができる。特に、固体撮像装置、特にCMOS型固体撮像装置に利用した場合の特性を向上できる。

【発明を実施するための最良の形態】

【0028】

次に、本発明の実施形態について図面を参照して説明する。

【0029】

【実施形態1】

図1，2は、本発明の実施形態1におけるCMOSセンサのウェル形成方法、特にPDウェル及び周辺回路ウェル構造の形成方法を示す図である。

【0030】

ここでPDウェル内には、フォトダイオードのほかに、転送MOSトランジスタ、フローティングディフュージョン、リセットMOSトランジスタ、選択MOSトランジスタ、信号増幅するソースフォロワMOSトランジスタ周辺回路を含む。また、周辺回路ウェル内には、画素からの信号を処理する回路、画素内のトランジスタを駆動するための駆動回路などが形成される。

【0031】

先ず、N型シリコン基板11にパッド酸化膜となるシリコン熱酸化膜27及びマスク材となるシリコン窒化膜28を形成し、所望の領域をフォトレジスト29によりパターニングする（図1（a））。

【0032】

次に前記シリコン窒化膜28をドライエッチングによりパターニングし（図1（b））、熱酸化により選択酸化膜17を形成、窒化膜を除去し、各ウェル領域を確保する（図1（c））。

【0033】

次に、PDウェルとなる領域にのみフォトレジスト29aのパターニングを行い、所望のP型不純物30a及び30bをイオンインプランテーションにて導入する（図1（d））。前記P型不純物30a及び30bは、PD領域のみに導入されるため、ドーズ量、エネルギー、さらにイオンインプランテーションの回数などは自由に設定して差し支えないし、最大の加速エネルギーのマスク材になるように前記レジスト29aの厚さを決定する。また、図には示していないが、P型不純物30a及び30bのインプランテーション後のレジスト剥離を行ってから、所望のプロファイルを得るために、自由に熱処理を与えることができるの言うまでもない。

【0034】

この様にPDウェル領域の不純物プロファイルを設定した後、今度は周辺回路用P型ウェル領域にのみフォトレジスト29bのパターニングを行い、P型不純物31を導入する。（図2（e））、次に、フォトレジスト29cにより周辺回路用N型ウェル領域に同様の手法でN型不純物32を順次導入する（図2（f））。最後に各ウェルの不純物プロファイルの最適化のため、所望の熱処理を行い、PDウェル34、周辺回路用P型ウェル12、N型ウェル33を形成する（図2（g））。

【0035】

このように、本実施形態の方法を用いると、各ウェルに最適なウェル構造を設計できる。

【0036】

図3は、本実施形態におけるPDウェル領域の不純物プロファイル、特に前述したPDウェル領域をパターニングしたのち、P型不純物30aを5E11～1E13atom/cm²、40～700keV、P型不純物30bを2E11～1E14atom/cm²、700keV～2.7MeVのエネルギーで複数回イオンインプランテーションを行ったのち、1000～1200°Cの温度で0.5～6時間の間N₂雰囲気でドライブ処理を行った場合に得られた図2（g）のB-B断面の不純物プロファイルの模式図である。

【0037】

なお、P型不純物30aと30bは、同一物質でもよいし異なる物質であってもよく、異なる物質の場合はイオンインプランテーションによる導入は時間をずらして行う。

【0038】

また、従来例（図10（f））で示されていたP Dウエル領域のA-A断面の不純物プロファイルを図中破線で示しており、本実施形態が従来例に比べてより深いP型の不純物プロファイルを持つことがわかる。この拡散深さにより、P Dウエル中に侵入する光キャリア、特に長波長領域で深い浸透長を持つ分光感度をより向上することができる。

【0039】

【実施形態2】

図4，5は、実施形態2におけるCMOSセンサのウエル形成方法、特にP Dウエル及び周辺回路ウエル構造の形成方法を示す図である。

【0040】

図4（a）～（c）は実施形態1と同様である。

【0041】

本実施形態では、P Dウエルとなる領域にのみレジストパターニング29aを行い、所望のP型不純物30aを実施形態1と同様の条件でイオンインプランテーションにて導入する。

【0042】

前記P型不純物30aは、P D領域のみに導入されるため、ドーズ量、エネルギー、またイオンインプランテーションの回数などは自由に設定して差し支えない。また、加速エネルギーに併せてマスク材として前記レジスト29aの厚さを調整することができる。さらに、本実施形態では、図4（d），（e）に示すようにイオン注入を複数回分けて行ったり、イオンインプランテーション後に浅い拡散層35aを熱処理によって形成した後、次に深い拡散層35bをイオンインプランテーションにより形成してP Dウエルとしてもよい。P型不純物30aと30bは、同一物質でもよいし異なる物質であってもよい。

【0043】

P DウエルのP型不純物領域は、周辺回路ウエルのP型不純物領域と共通の領域をもち、且つ、P Dウエルのみに周辺回路ウエルのP型不純物領域よりも深いP型不純物領域が配設されている。

【0044】

この後、図5（f）以降は図2（e）以降と同様の製造フローである。

【0045】

図6は、本実施形態におけるP Dウエル領域の不純物プロファイル、特に図5（h）におけるC-C断面の不純物プロファイルを示す模式図である。

【0046】

従来例（図10（f））で示されていたP Dウエル領域のA-A断面の不純物プロファイルを図中破線で示している。

【0047】

P DウエルのP型不純物領域は、複数の深さの不純物領域からなり、一番深いP型不純物領域の濃度は次に深いP型不純物領域の濃度よりも高い。

【0048】

この図のように、深い拡散領域に前述した35bに対応する深い拡散層のピークが存在すると、このピークよりも浅い領域で発生した電荷がP型拡散層のポテンシャル差によって、効率よく表面側のP Dに到達するのでさらに感度を向上させることができる。

【0049】

なお、表1は、本発明中実施形態と従来例のP D感度を実測にて比較した表であり、本実施形態のP D感度が従来例に比べて10%以上向上していることを示しており、本実施形態の有効性が示されている。

【0050】

【表 1】

| | 従来例 | 実施形態1 | 実施形態2 |
|--------|------|-------|-------|
| 相対感度比較 | 1.00 | 1.10 | 1.16 |

また、以上示した実施形態1及び実施形態2を用いた画素構造は、先に示した従来技術例、図7及び図8へ適用可能ることは言うまでもない。さらに、本実施形態の手法は、先に示した埋め込み型PDを用いるプロセス（上記特許文献2）に対し、エピタキシャル成長の際に発生するオートドープ効果や結晶欠陥等のリスクを回避できるだけでなく、イオンインプランテーションと通常の熱処理との自由な組み合わせにより、周辺回路領域と全く独立して、実施形態1中の図2（g）あるいは実施形態2中の図5（f）に示した理想的なPDウエルの設計を可能にした。

【0051】

【実施形態3】

図11は、本発明の実施形態3による光電変換装置をカメラに応用する場合の回路プロックの例を示した図である。

【0052】

撮影レンズ102の手前にはシャッター101があり、露出を制御する。絞り103により必要に応じ光量を制御し、被写体の像を固体撮像装置104に結像させる。固体撮像装置104は、本発明の光電変換装置を用いたものである。固体撮像装置104から出力された信号は信号処理回路105で処理され、A/D変換器106によりアナログ信号からデジタル信号に変換される。出力されるデジタル信号はさらに信号処理部107で演算処理される。処理されたデジタル信号はメモリ部110に蓄えられたり、外部I/F113を通して外部の機器に送られる。固体撮像装置104、撮像信号処理回路105、A/D変換器106、信号処理部107はタイミング発生部108により制御される他、システム全体は全体制御部・演算部109で制御される。記録媒体112に画像を記録するために、出力デジタル信号は全体制御部・演算部で制御される記録媒体制御I/F部1011を通して、記録される。

【図面の簡単な説明】

【0053】

【図1】本発明の実施形態1におけるCMOSセンサのウエル形成方法の一部を示す図

【図2】本発明の実施形態1におけるCMOSセンサのウエル形成方法の一部を示す図

【図3】本発明の実施形態1におけるPDウエル領域の不純物プロファイルの模式図

【図4】本発明の実施形態2におけるCMOSセンサのウエル形成方法の一部を示す図

【図5】本発明の実施形態2におけるCMOSセンサのウエル形成方法の一部を示す図

【図6】本発明の実施形態2におけるPDウエル領域の不純物プロファイルの模式図

【図7】従来のCMOSセンサを搭載した固体撮像装置の画素の回路構成図

【図8】従来のCMOSセンサを搭載した固体撮像装置の画素の模式的断面図

【図9】一般的なCMOSプロセスを用いた従来のCMOSセンサの各ウエル形成方法の一部を示す図

【図10】一般的なCMOSプロセスを用いた従来のCMOSセンサの各ウエル形成方法の一部を示す図

【図11】本発明の実施形態3における光電変換装置をカメラに応用する場合の回路プロックの例を示した図

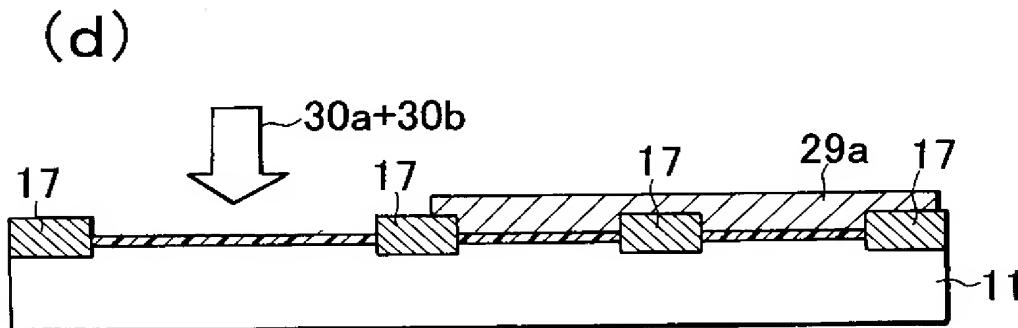
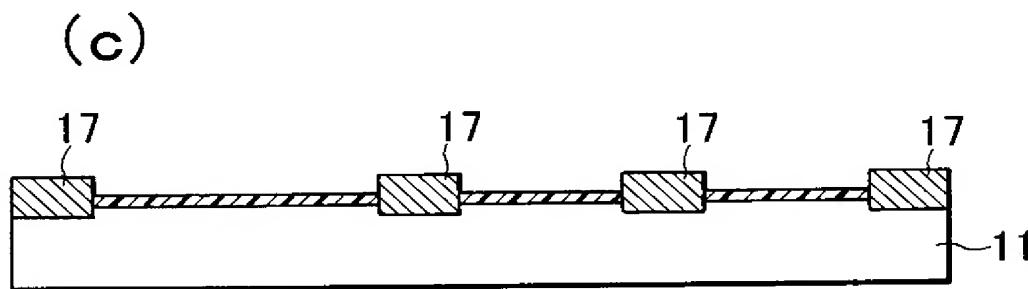
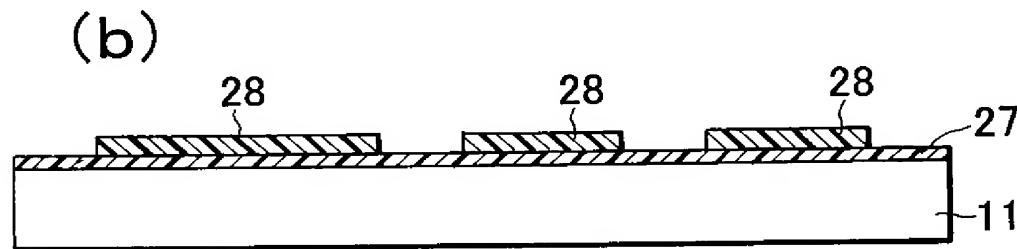
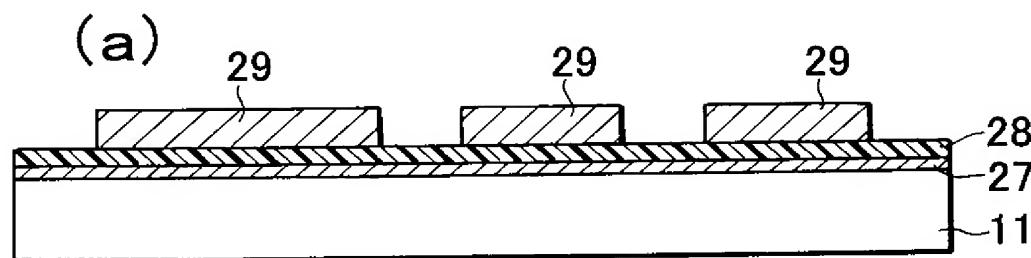
【符号の説明】

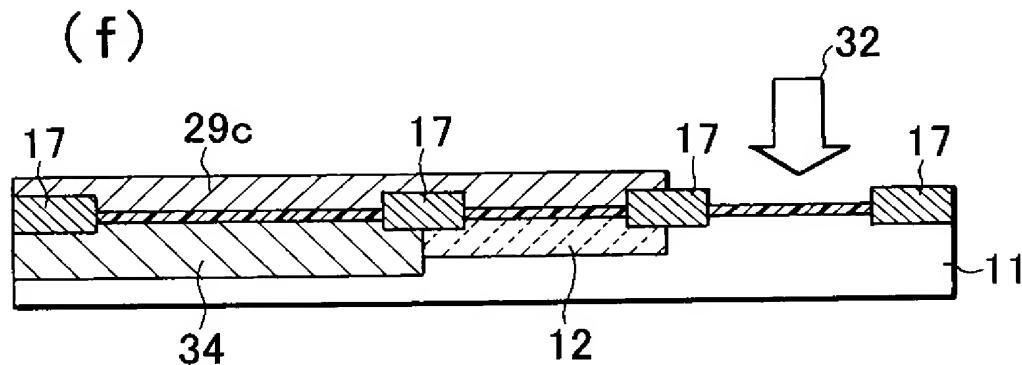
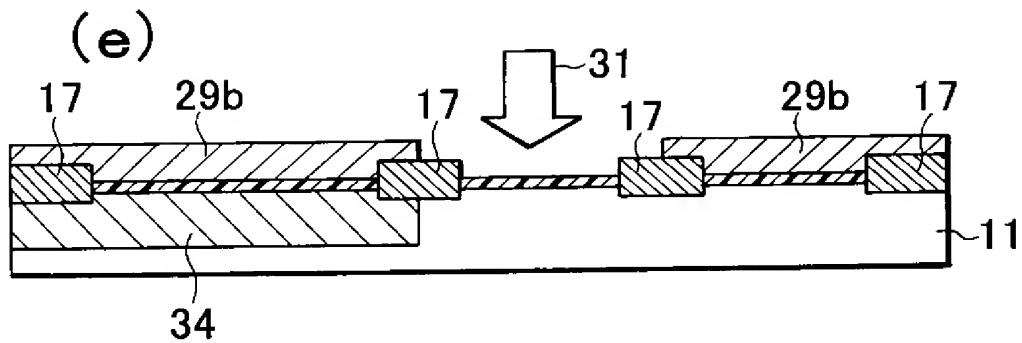
【0054】

1 1 … N型シリコン基板
1 2 … P型ウエル
1 7 … 選択酸化膜
2 7 … シリコン熱酸化膜
2 8 … シリコン窒化膜
2 9 , 2 9 a , 2 9 b , 2 9 c … フォトレジスト
3 0 a , 3 0 b … P型不純物
3 3 … N型ウエル
3 4 … P Dウエル
3 5 a , 3 5 b … 拡散層

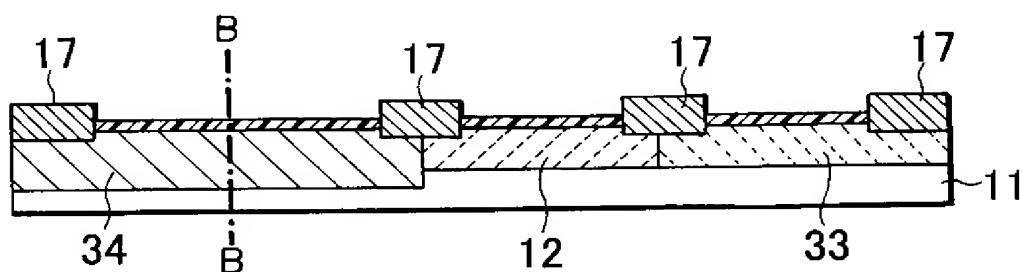
【書類名】 図面

【図 1】

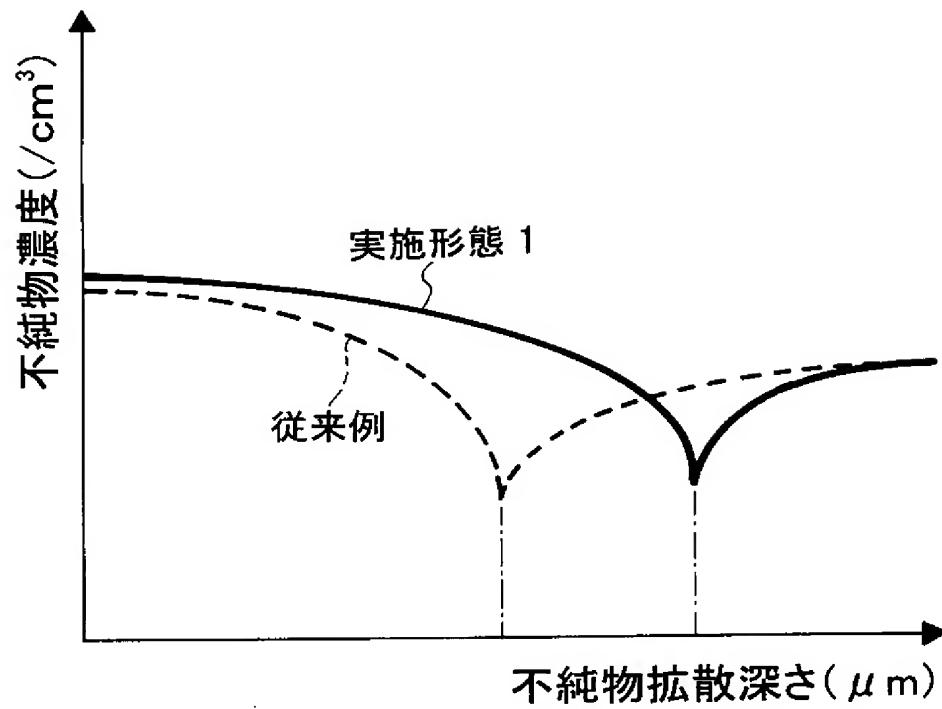




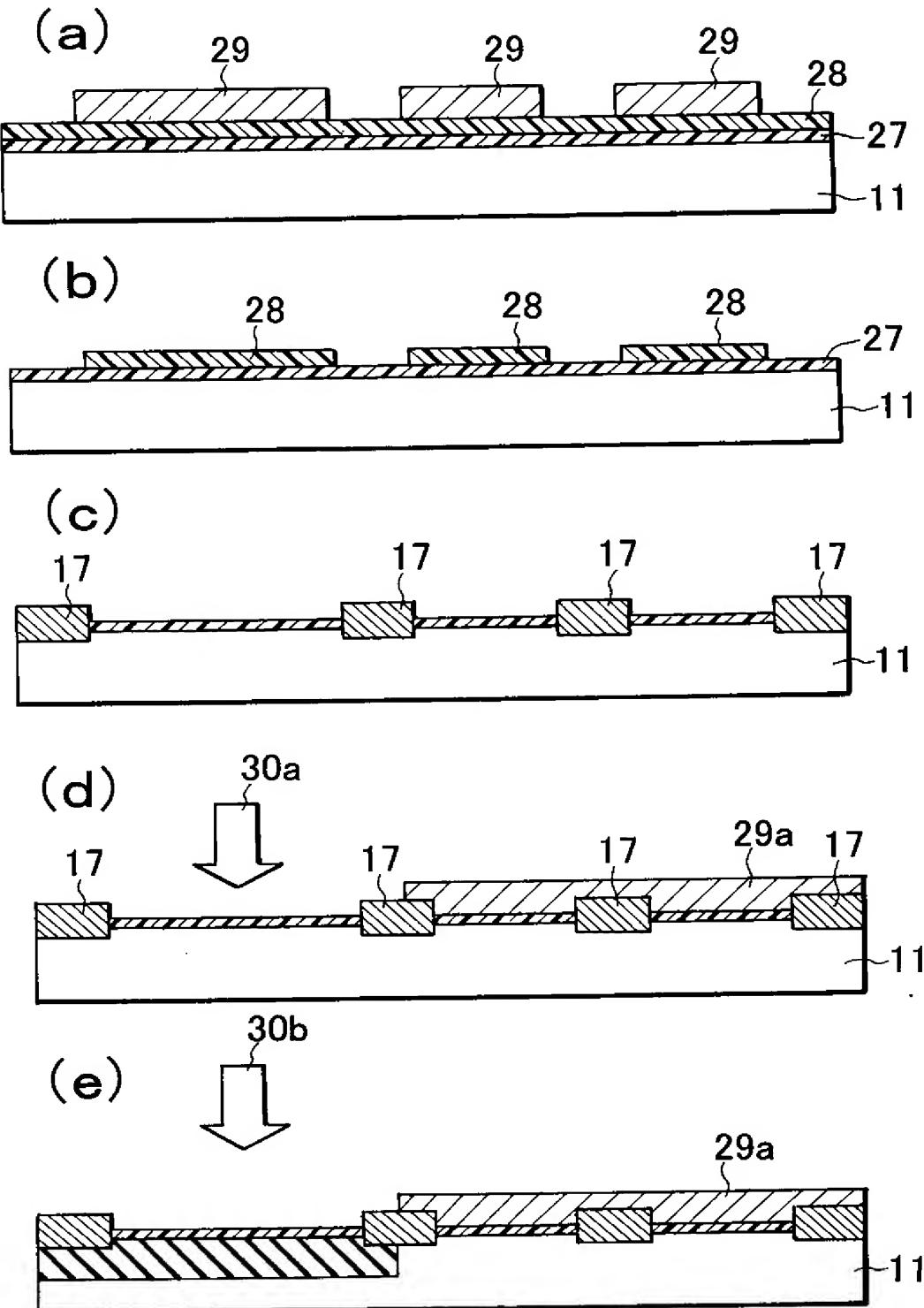
(g)



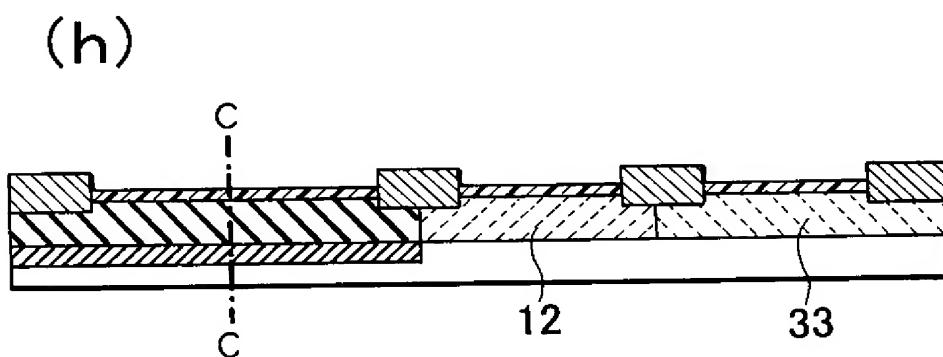
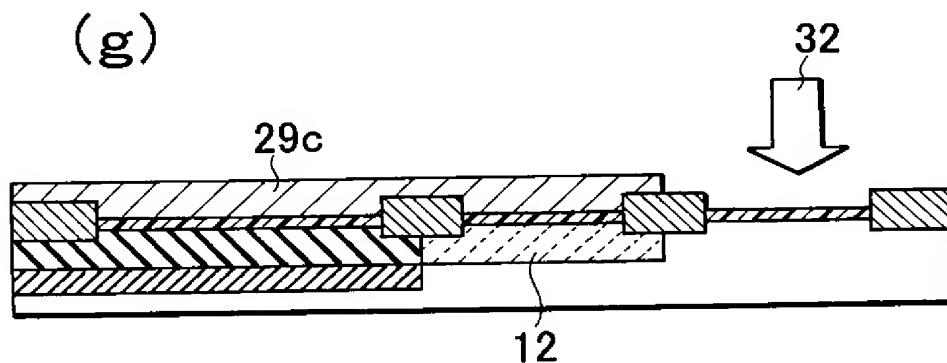
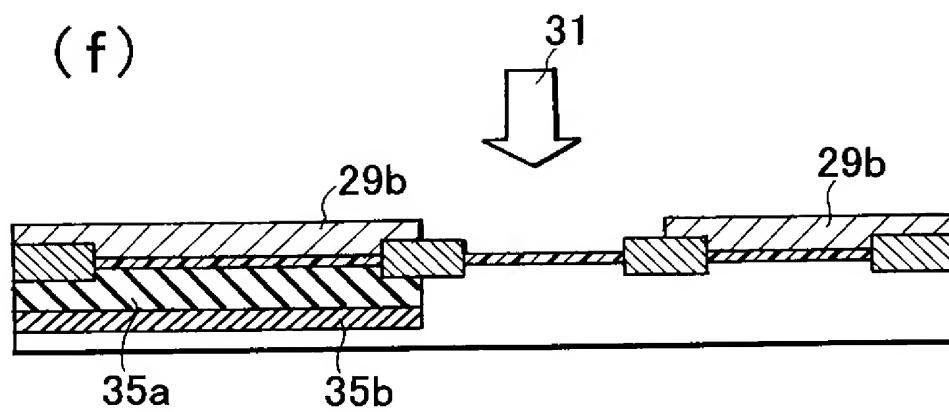
【図 3】



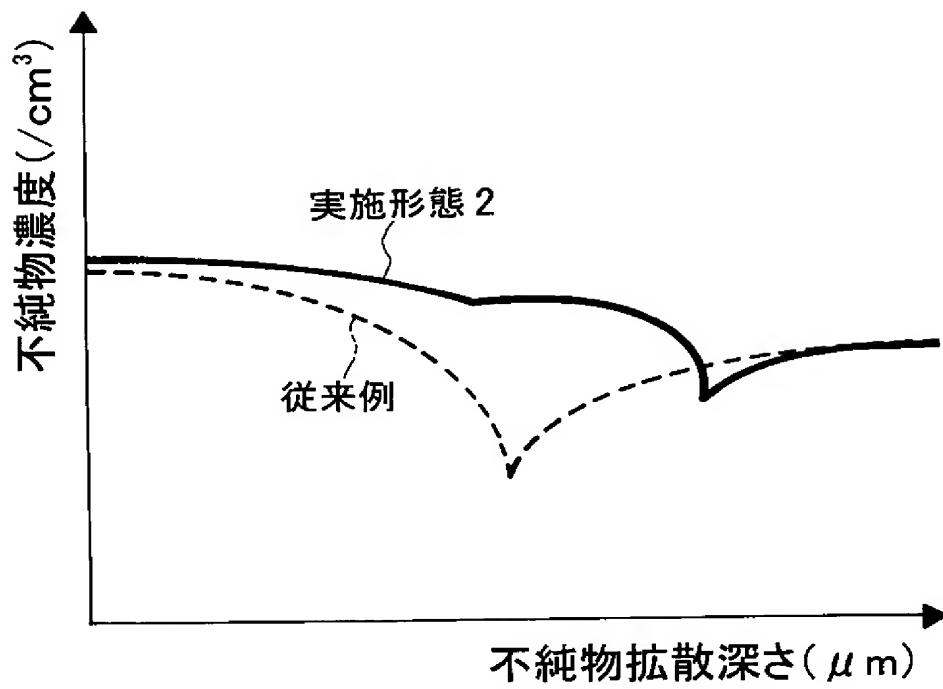
【図4】



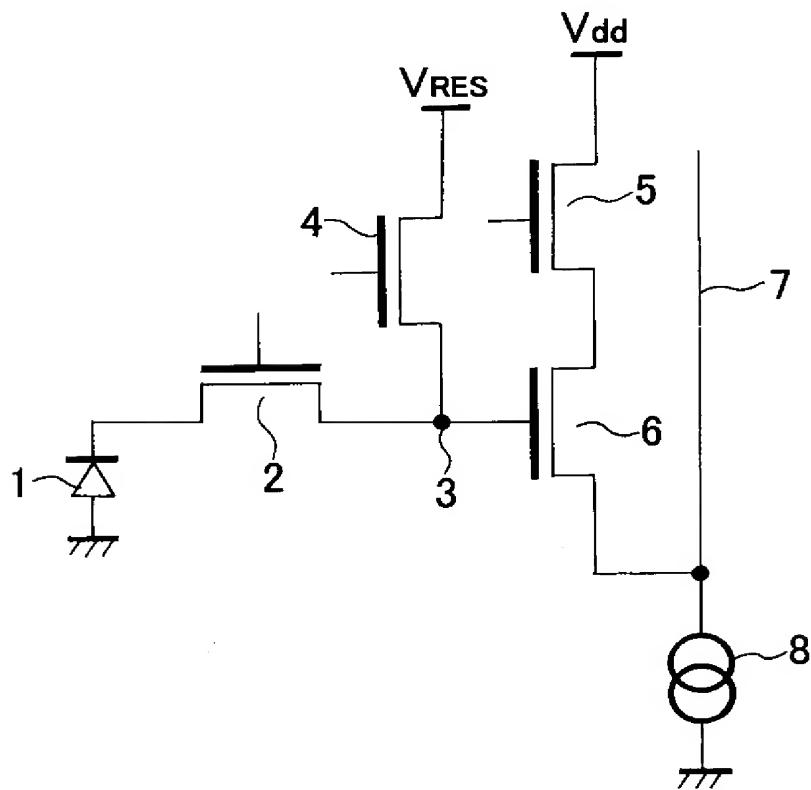
【図 5】



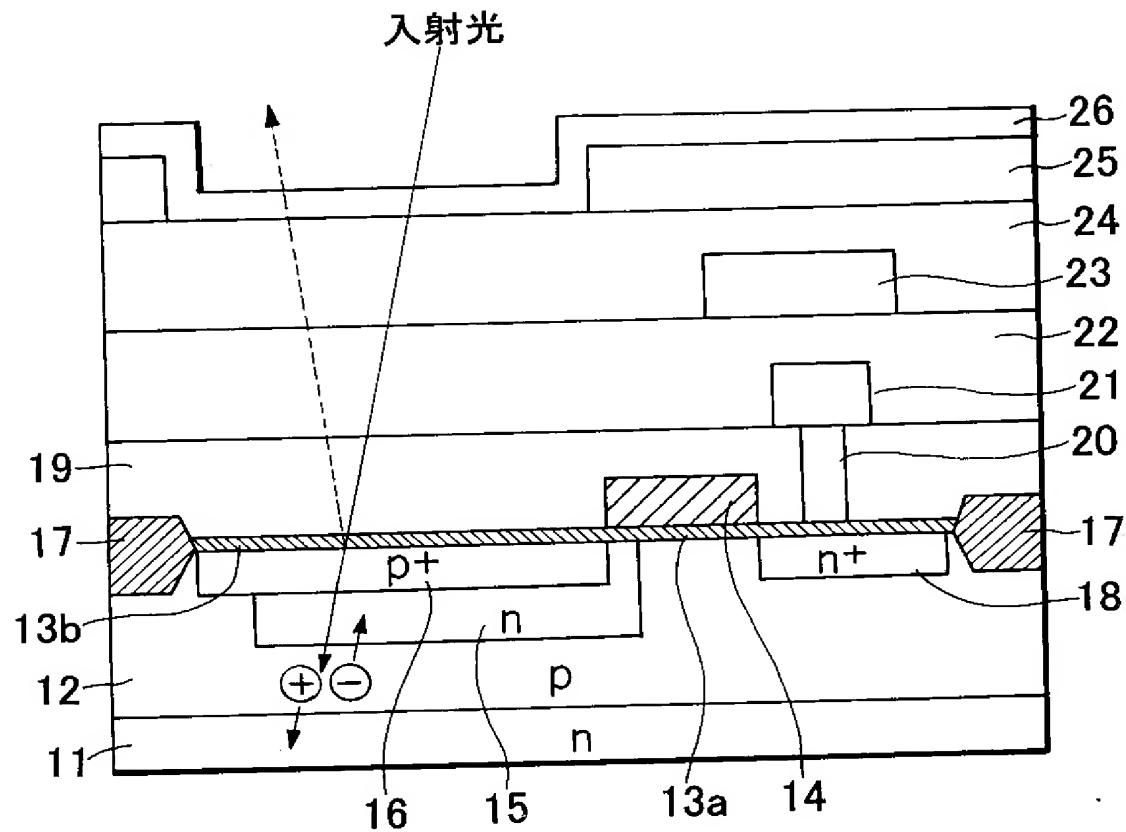
【図 6】



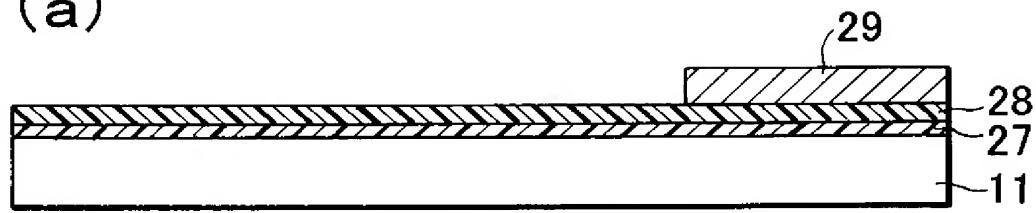
【図7】



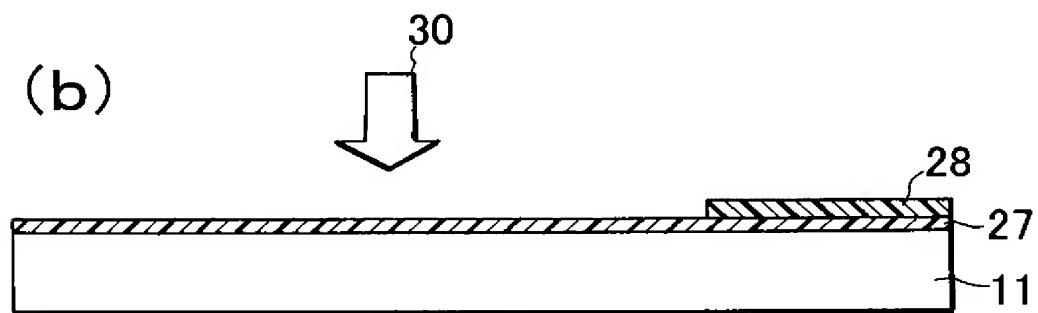
【図 8】



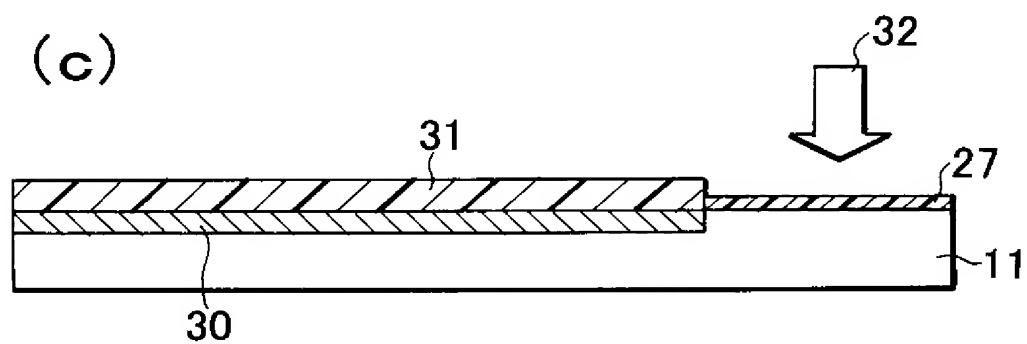
(a)



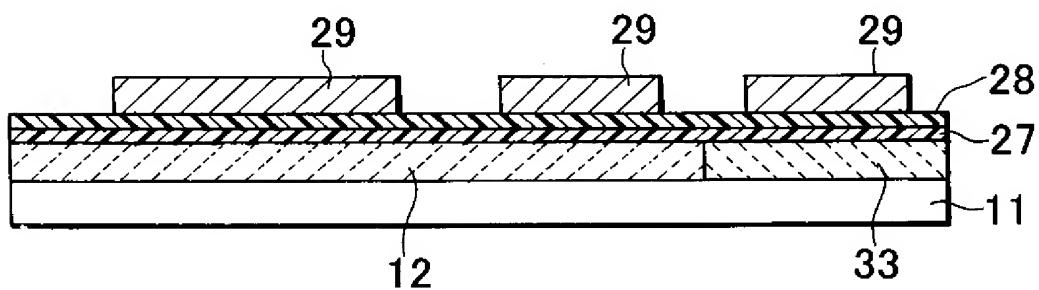
(b)



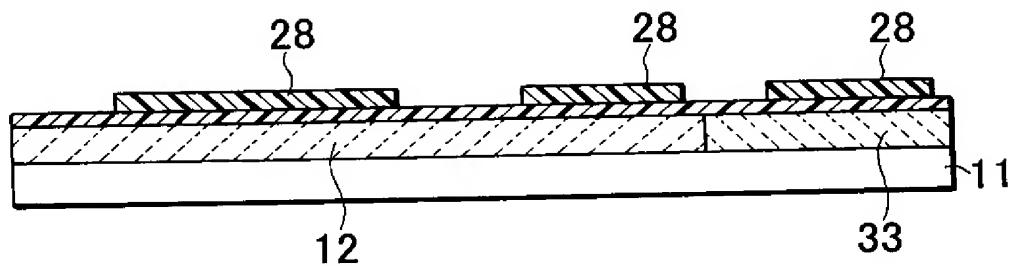
(c)



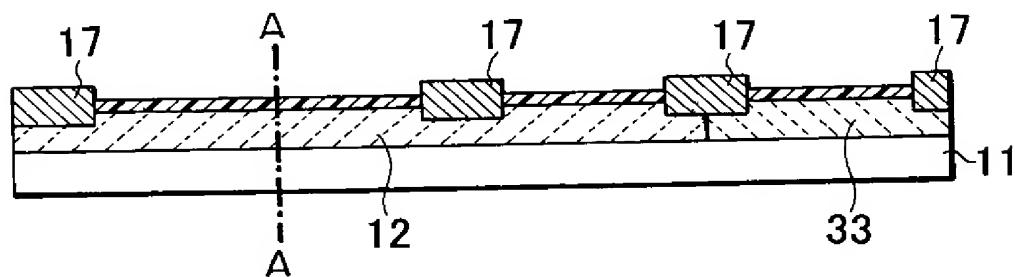
(d)



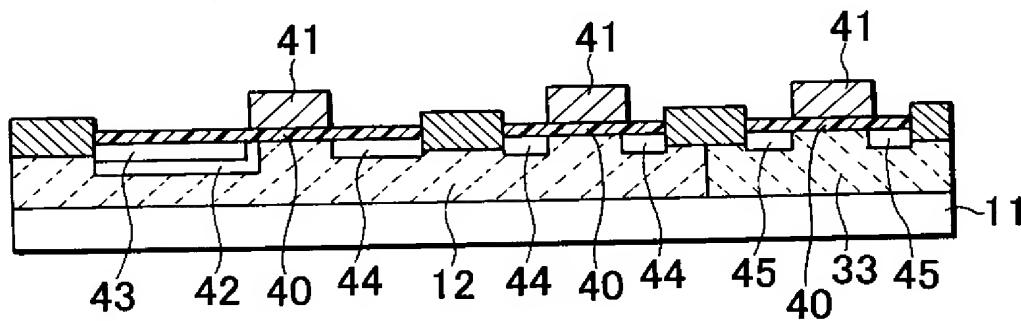
(e)



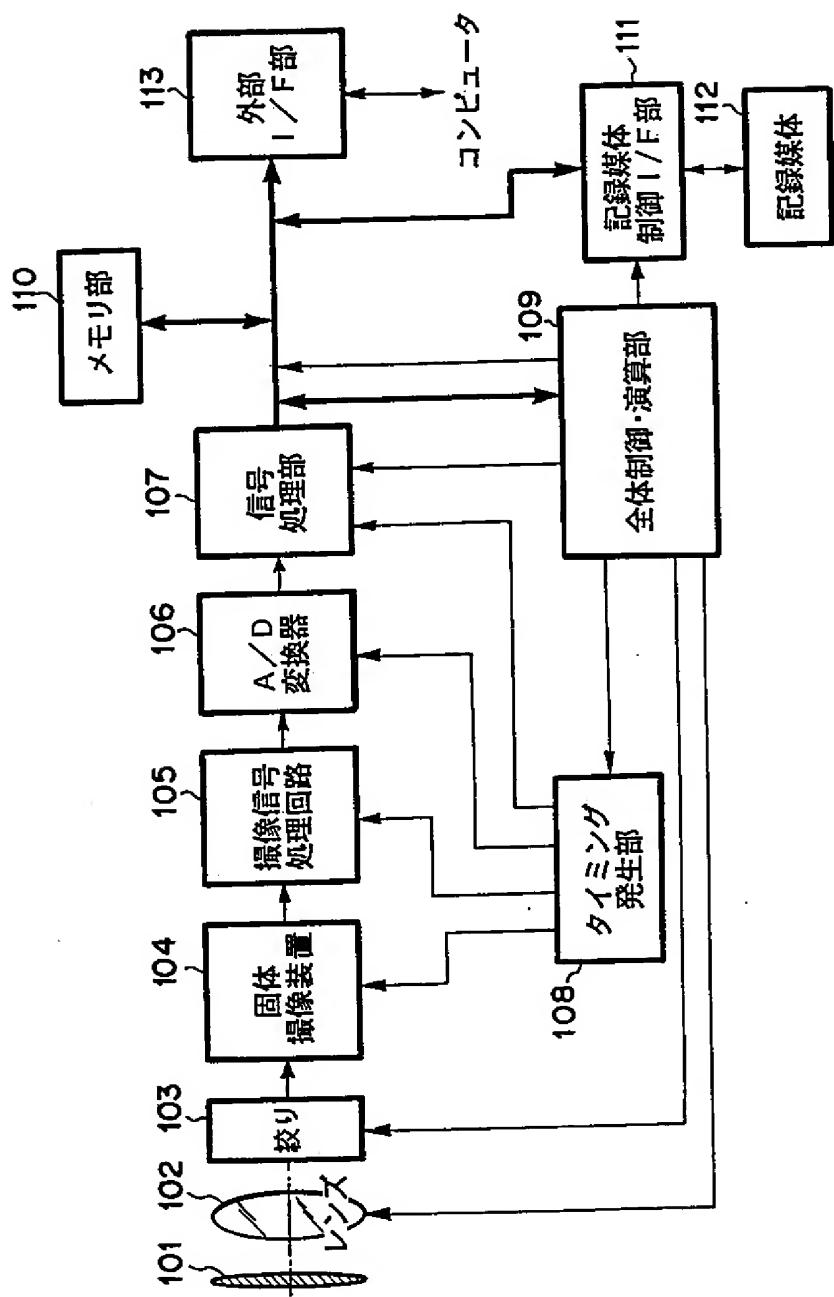
(f)



(g)



【図 1-1】



【書類名】要約書

【要約】

【課題】 既存の製造方法を用いながら、撮像性能向上に寄与するP Dウエル構造を実現する。

【解決手段】 光を信号電荷に変換する受光部分を含む画素と、該画素外に、少なくとも前記信号電荷を処理するための回路を含む周辺回路部分が同一基板上に配置された光電変換装置において、第一導電型の基板中に、受光領域が形成される第二導電型の第一の井戸領域と、周辺回路領域が形成される第二導電型及び第一導電型のそれぞれ第二、第三の井戸領域を有し、第二導電型の前記第一の井戸領域と、第二導電型の前記第二の井戸領域が異なった不純物プロファイル構造を有する。前記第一の井戸領域は、複数の不純物領域からなり、該複数の不純物領域はそれぞれ不純物濃度のピークを有する。

【選択図】 図 2

出願人履歴

0 0 0 0 0 1 0 0 7

19900830

新規登録

5 9 5 0 1 7 8 5 0

東京都大田区下丸子3丁目30番2号

キヤノン株式会社